

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-180668
(43)Date of publication of application : 28.06.1994

(51)Int.Cl. G06F 12/06
G06F 1/00

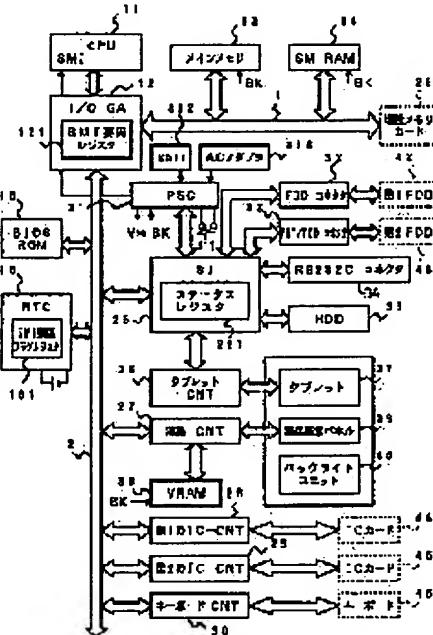
(21)Application number : 04-331801 (71)Applicant : TOSHIBA CORP
(22)Date of filing : 11.12.1992 (72)Inventor : ARAI MAKOTO

(54) COMPUTER SYSTEM

(57)Abstract:

PURPOSE: To efficiently extend a power management function and control peripheral equipments by effectively utilizing a memory to be overlaid on a main memory.

CONSTITUTION: A device driver for an extension suspending/resuming processing is stored inside an SM-RAM 14 utilized for saving a system status and the suspending/resuming processing of an optional device not supported by BIOS is realized by the device driver. In this case, the SM-RAM 14 shares a prescribed address space with the main memory 13 and becomes accessible only when SMI signals are inputted. Thus, even when the device driver for the extension suspending/resuming processing is incorporated, a required memory space is not increased. Thus, the function extension of a suspending/resuming function can be realized in a state where memory resources are effectively utilized.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

特開平6-180668

(43)公開日 平成6年(1994)6月28日

(51)Int.Cl. 識別記号 廷内整理番号 F I 技術表示箇所
G 0 6 F 12/06 5 6 0 9366-5B
1/00 3 7 0 D 7165-5B

審査請求 未請求 請求項の数 7(全 21 頁)

(21)出願番号 特願平4-331801

(22)出願日 平成4年(1992)12月11日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 新井 信

東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

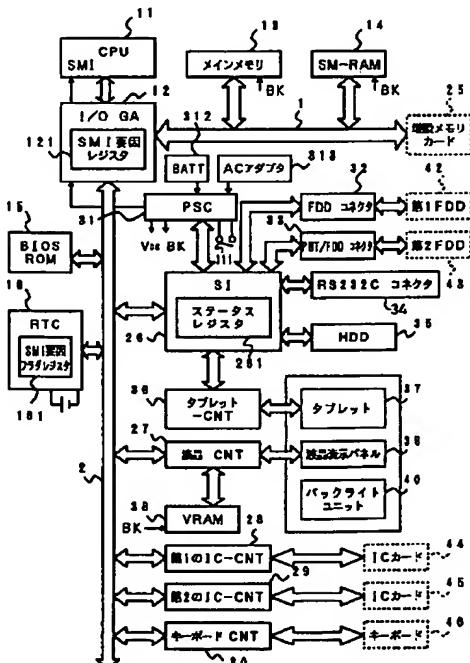
(74)代理人 弗理士 鉴江 武彥

(54)【発明の名称】 コンピュータシステム

(57) 【要約】

【目的】メインメモリにオーバーレイするメモリを有効利用し、周辺機器制御や電力管理機能の拡張を効率良く実現する。

【構成】システムステータスのセーブに利用されるSM-RAM14内に拡張サスPEND/レジューム処理のためのデバイスドライバが格納されており、BIOSによってサポートされてないオプションデバイスのサスPEND/レジューム処理がそのデバイスドライバによって実現される。この場合、SM-RAM14は所定のアドレス空間をメインメモリ13と共有しており、SM1信号が入力された際にのみアクセス可能となる。このため、拡張サスPEND/レジューム処理のためのデバイスドライバを組み込んでも、それによって必要なメモリ空間が増大されることはない。したがって、サスPEND/レジューム機能の機能拡張をメモリ資源を有効利用した状態で実現できるようになる。



【特許請求の範囲】

【請求項1】 各種周辺機器が装着可能なコンピュータシステムにおいて、メインメモリに割り当てられているアドレス空間の一部がマッピングされ、所定の割り込み信号に応答してアクセス許可されるオーバーレイメモリであって、前記周辺機器を管理するためのデバイスドライバプログラムを格納するオーバーレイメモリと、前記割り込み信号に応答して、前記オーバーレイメモリに格納されている前記デバイスドライバプログラムを起動し前記周辺機器に対する制御を実行する手段とを具備することを特徴とするコンピュータシステム。

【請求項2】 各種オプションデバイスが接続可能なコンピュータシステムにおいて、メインメモリに割り当てられているアドレス空間の一部がマッピングされ、所定の割り込み信号に応答してアクセス許可されるオーバーレイメモリであって、前記オプションデバイスのデータをセーブする拡張サスペンド処理を実行するためのデバイスドライバプログラムを格納するオーバーレイメモリと、前記コンピュータシステムのステータスを前記オーバーレイメモリにセーブし、前記コンピュータシステムをパワーオフするサスペンド処理を実行するサスペンド手段と、前記オーバーレイメモリに格納されている前記デバイスドライバプログラムを起動して、前記オプションデバイスに対する拡張サスペンド処理を実行する拡張サスペンド手段と、前記割り込み信号に応答して、前記拡張サスペンド手段に前記拡張サスペンド処理を実行させる手段と、前記拡張サスペンド手段による拡張サスペンド処理の実行終了に応答して、前記サスペンド手段に前記サスペンド処理を実行させる手段とを具備することを特徴とするコンピュータシステム。

【請求項3】 前記サスペンド手段に前記サスペンド処理を実行させる手段は、前記デバイスドライバプログラムが前記オーバーレイメモリに格納されているか否かを検出し、格納されてない際には前記サスペンド手段に前記サスペンド処理を実行させる手段を含んでいることを特徴とする請求項2記載のコンピュータシステム。

【請求項4】 前記サスペンド手段は前記コンピュータシステムのハードウェアを制御する基本入出力プログラムを含むことを特徴とする請求項2記載のコンピュータシステム。

【請求項5】 前記コンピュータシステムの電源のオン／オフを制御する電源スイッチ手段と、この電源スイッチ手段のオフ動作を検出し、この検出に応答して前記割り込み信号を発生する手段とをさらに具備することを特徴とする請求項2記載のコンピュータシステム。

【請求項6】 各種オプションデバイスが接続可能なコ

ンピュータシステムにおける電力管理方法において、電源スイッチのオフ動作を検出するステップと、電源スイッチのオフ動作の検出に応答して、メインメモリにオーバーレイする所定のオーバーレイメモリをアクセス許可するステップと、前記オーバーレイメモリに格納されている所定のデバイスドライバプログラムを起動し、前記オプションデバイスのデータをセーブするステップと、前記オプションデバイスのデータのセーブ処理の終了に応答して、前記コンピュータシステムのステータスを前記オーバーレイメモリにセーブし、前記コンピュータシステムをパワーオフするステップとを具備することを特徴とする電力管理方法。

【請求項7】 コンピュータシステムにおいて、

前記コンピュータシステムのハードウェアとアプリケーションプログラムの中間に位置し前記システムの動作を管理するシステム管理手段であって、前記システムのアイドル状態に応じて各種パワーセーブ要求を発行する電力管理手段を有するシステム管理手段と、

20 前記コンピュータシステムのハードウェアの電力制御を実行するハードウェア制御手段と、メインメモリに割り当てられているアドレス空間の一部がマッピングされ、所定の割り込み信号に応答してアクセス許可されるオーバーレイメモリであって、前記システム管理手段に設けられている電力管理手段と前記ハードウェア制御手段との間のインターフェースのためのインターフェースプログラムを格納するオーバーレイメモリと、

前記システム管理手段に設けられている電力管理手段からパワーセーブ要求に応答して前記割り込み信号を発生する手段と、この割り込み信号に応答してインターフェースプログラムを起動し、前記ハードウェア制御手段に前記パワーセーブ要求に応じたハードウェアの電力制御を実行させる手段とを具備することを特徴とするコンピュータシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、ラップトップタイプまたはノートブックタイプのポータブルコンピュータや、ペン入力型ポータブルコンピュータ等のコンピュータシステムに関する。

【0002】

【従来の技術】近年、携帯可能なラップトップタイプまたはノートブックタイプのポータブルコンピュータや、ペン入力型ポータブルコンピュータが種々開発されている。

【0003】この種のポータブルコンピュータは、各種周辺機器が装着できるように構成されている。周辺機器には、コンピュータ本体に標準装備されるものや、オプ

ション接続されるものとがある。これら周辺機器の管理は、メインメモリの特定のアドレス空間に常駐されるデバイスドライバと称される専用のプログラムによって実行される。

【0004】また、この種のポータブルコンピュータには、バッテリ駆動可能な時間を延ばすために、電力節約のための電力管理機能が設けられている。この電力管理機能は、種々のバーワーセーブモードを提供する。

【0005】最も電力消費の少ないバーワーセーブモードの1つとして、サスペンドモードがある。このサスペンドモードの時は、アプリケーションプログラムの再スタートに必要なデータが記憶されているメモリ以外は、コンピュータシステム内のほとんど全てのユニットはパワーダウンされる。

【0006】メモリにセーブされるデータは、コンピュータシステムがサスペンドモードに設定される直前のCPUのステータスおよび各種周辺LSIのステータスである。

【0007】ステータスのセーブは、BIOS（基本出入力プログラム）に組み込まれたサスPENDルーチンによって実行される。BIOSはオペレーティングシステムからの要求にしたがってシステム内のハードウェアを制御するためのものであり、システム内の各種ハードウェアデバイスを制御するプログラム群を含んでいる。

【0008】BIOSのサスPENDルーチンは、システム管理割り込み（SMI；SystemManagement Interrupt）と称される割り込み信号に応答して起動されるように構成されている。システム管理割り込みは最優先度の割り込みであるので、この割り込みを利用することにより迅速なサスペンド処理が可能となる。

【0009】このように、システム管理割り込みは、サスペンド処理等の電力制御処理の起動には非常に有効である。しかしながら、システム管理割り込みは、メインメモリに常駐されているプログラムを利用した処理、例えばデバイスドライバを利用した周辺機器の制御処理を起動させるには向きである。

【0010】なぜなら、システム管理割り込みが発生した際には、SM-RAM（SystemManagement RAM）と称されるメモリがメインメモリにオーバーレイされ、これによってメインメモリのアドレス空間の一部がアクセス禁止されてしまうからである。このため、もしそのアクセス禁止されたアドレス空間上にデバイスドライバが常駐していると、周辺機器に対する制御を実行できなくなる。

【0011】また、最近のコンピュータでは、オプション接続されるハードウェアデバイスのサスペンド処理をサポートするために、サスペンド処理の機能拡張が要求されている。このサスペンド処理の機能拡張は、例えば各ハードウェアデバイスの電源管理を実行するプログラムをBIOS側に追加することによって実現することが

できる。

【0012】しかしながら、BIOSを記憶するためのメモリ（BIOS-ROM）に割り当て可能なアドレス空間には、制限がある。また、オプションデバイスは必要に応じて接続されるものであるので、このようなオプションデバイスのサスペンド処理を実行するプログラムについてまで標準装備することはメモリ資源の浪費につながる。

【0013】さらに、最近では、電力制御機能のための専用のドライバプログラムを持つオペレーティングシステムが開発されている。このドライバプログラムはBIOSと連動してシステムの電力管理を行なうためのものであり、例えば、米インテル社と米マイクロソフト社により開発されたAPM（Advanced Power Management）ドライバが良く知られている。

【0014】米マイクロソフト社のMS-WINDOWSのようなオペレーティングシステムは、キー入力待ち等のCPUのアイドルステートを容易且つ正確に検出することができる。したがって、このようなオペレーティングシステムによって提供される電力制御機能を利用すると、システムのアイドルステートの検出に応答して、ハードウェアの電力制御を行なうと行った機能を容易に実現することができる。

【0015】このようなオペレーティングシステムの電力制御機能は、BIOSの提供するハードウェア制御機能と連携することにより、システム固有のハードウェア構成にも対応できるようになる。BIOSの提供するハードウェア制御機能との連携を図るために、オペレーティングシステムの電力制御機能とBIOSとの間のインターフェース機能を設ける必要がある。ところが、前述したように、BIOS側にインターフェース機能を実現するためのプログラムを追加することはメモリ空間の問題から実際上困難である。

【0016】

【発明が解決しようとする課題】従来のシステムでは、メインメモリにオーバーレイするメモリを使用した場合に、デバイスドライバが起動できず周辺機器の制御が行なえない欠点があった。また、BIOSによって提供される電力管理機能の機能拡張を図ることも困難であった。

【0017】この発明はこのような点に鑑みてなされたもので、メインメモリにオーバーレイするメモリを有効利用できるようにし、周辺機器制御や電力管理機能の拡張を効率良く実現することができるコンピュータシステムを提供することを目的とする。

【0018】

【課題を解決するための手段および作用】この発明は、各種周辺機器が装着可能なコンピュータシステムにおいて、メインメモリに割り当てられているアドレス空間の一部がマッピングされ、所定の割り込み信号に応答して

アクセス許可されるオーバーレイメモリであって、前記周辺機器を管理するためのデバイスドライバプログラムを格納するオーバーレイメモリと、前記割り込み信号に応答して、前記オーバーレイメモリに格納されている前記デバイスドライバプログラムを起動し前記周辺機器に対する制御を実行する手段とを具備することを第1の特徴とする。

【0019】このコンピュータシステムにおいては、オーバーレイメモリにデバイスドライバが格納されているので、そのオーバーレイメモリを利用した状態でデバイスドライバを起動することができる。このため、たとえメインメモリのアドレス空間上のデバイスドライバを起動できなくても、必要な周辺機器に対する制御を実行できるようになる。

【0020】また、この発明は、各種オプションデバイスが接続可能なコンピュータシステムにおいて、メインメモリに割り当てられているアドレス空間の一部がマッピングされ、所定の割り込み信号に応答してアクセス許可されるオーバーレイメモリであって、前記オプションデバイスのデータをセーブする拡張サスペンド処理を実行するためのデバイスドライバプログラムを格納するオーバーレイメモリと、前記コンピュータシステムのステータスを前記オーバーレイメモリにセーブし、前記コンピュータシステムをパワーオフするサスペンド処理を実行するサスペンド手段と、前記オーバーレイメモリに格納されている前記デバイスドライバプログラムを起動して、前記オプションデバイスに対する拡張サスペンド処理を実行する拡張サスペンド手段と、前記割り込み信号に応答して、前記拡張サスペンド手段に前記拡張サスペンド処理を実行させる手段と、前記拡張サスペンド手段による拡張サスペンド処理の実行終了に応答して、前記サスペンド手段に前記サスペンド処理を実行させる手段とを具備することを第2の特徴とする。

【0021】このコンピュータシステムにおいては、オーバーレイメモリにオプションデバイスに対する拡張サスペンド処理のためのデバイスドライバプログラムが格納されており、このプログラムによってサスペンド処理の機能拡張が実現される。この場合、オーバーレイメモリはメインメモリのオバーレイであり、割り込み信号が入力された際にメインメモリに割り当てられているアドレス空間の一部がそのメモリ手段にマッピングされて、アクセス許可される。このため、デバイスドライバプログラムを組み込んで、メインメモリのメモリ空間に何ら影響は与えられない。したがって、サスペンド機能の機能拡張を、メモリ資源を有効利用した状態で実現できるようになり、より効率の良い電力制御を行なうことができる。

【0022】

【実施例】以下、図面を参照してこの発明の実施例を説明する。図1には、この発明の一実施例に係るポータ

ブルコンピュータのシステム構成が示されている。

【0023】このポータブルコンピュータは、液晶表示パネルとこれに一体設けられた透明タブレットとを有するペン入力型のパーソナルコンピュータであり、このシステムは、CPU11、入出力ゲートアレイ（I/O GA）12、メインメモリ13、システム管理RAM（SM-RAM）14を備えている。メインメモリ13およびシステム管理RAM（SM-RAM）14は、ローカルバス1に接続されている。

10 【0024】また、このシステムには、BIOS-ROM15、リアルタイムクロック（RTC）16、スーパーインテグレーション回路（SI）26、液晶コントローラ（液晶CNT）27、第1、第2のICカードコントローラ（IC-CNT）28、29、キーボードコントローラ（キーボードCNT）30が設けられており、これらはISA（International Standard Association）仕様のシステムバス2に接続されている。

【0025】CPU11としては、米インテル社により製造販売されているマイクロプロセッサ80386SLまたはその互換プロセッサが使用される。このCPU11は、異なる3つの動作モード、つまりリアルモード、プロテクトモード、仮想86モードで動作できる。リアルモードは、最大で1Mバイトのメモリ空間をアクセスできるモードであり、セグメントレジスタで表されるベースアドレスからのオフセット値で物理アドレスが決定される。プロテクトモードは1タスク当たり最大16Mバイトのメモリ空間をアクセスできるモードであり、ディスクブリターブルと称されるアドレスマッピングテーブルを用いて物理アドレスが決定される。仮想86モードは、リアルモードで動作するように構成されたプログラムをプロテクトモードで動作させるためのモードであり、リアルモードのプログラムはプロテクトモードにおける1つのタスクとして扱われる。

【0026】CPU11の持つ割り込みには、SMI（SMI；System Management Interrupt）の他、マスク不能割り込み（NMI；Non-Maskable Interrupt）、およびマスク可能割り込み（INT；Maskable Interrupt）がある。SMIは、マスク不能割り込みの一種であるが、前述のNMIやINTよりも優先度の高い、最優先度の割り込みであり、CPU11の割り込み要求入力SMIをアクティブにすることによってパワーセーブに関する種々のSMIサービスルーチンを起動することができる。

【0027】SMIサービスルーチンは、サスペンド処理ルーチンとリジューム処理ルーチンに大別される。サスペンド処理ルーチンは前述したようにシステムをサスペンドモードに設定するためのものであり、ここでは、SM-RAM14へのシステムステータスのセーブが実行される。リジューム処理ルーチンは、システムをサスペンドモードから復帰させてサスペンドモード前の状態

からアプリケーションプログラムを再スタートさせるためのものであり、ここでは、セーブされているシステムステータスおよびユーザデータのリストアが実行される。

【0028】I/Oゲートアレイ12は、CPU11およびメモリのサポート機能を実現するための専用ロジックであり、ローカルバス1に接続されたメインメモリ13、SM-RAM14、増設メモリカード25と、CPU11との間の入出力制御を始め、システムバス2に接続された各種ユニットとCPU11との間の入出力制御を行なう。また、このI/Oゲートアレイ12には、システム制御に必要な機能を実現するためのユニット、つまり、直接メモリアクセス制御のためのDMAコントローラ、割り込みコントローラ(PIC; Programmable Interrupt Controller)、タイマ(PIT; Programmable Interval Timer)、シリアルI/Oコントローラ(SIO; Serial Input/Output Controller)が内蔵されている。

【0029】CPU11およびI/Oゲートアレイ12間の通信は、専用のインターフェース線を介して実行される。CPU11とI/Oゲートアレイ12間のインターフェース信号には、例えば、CPU11のSMI機能を制御するための信号等が含まれている。

【0030】すなわち、CPU11の割り込み要求入力SMIには、I/Oゲートアレイ12から出力されるアクティブローのSMI信号が供給される。このSMI信号は、例えば、I/Oゲートアレイ12の内部タイマからの要求や、リアルタイムクロック(RTC)16、電源コントローラ(PSC)31等の外部ユニットからの要求に応じて発生される。例えば、電源コントローラ(PSC)31からの要求は、システムの電源をオン/オフ制御する電源スイッチ311がオフされた時や、バッテリ312の容量低下(ローバッテリ状態)が検出された時等に発生される。また、SMI信号は、オペレーティングシステムからの要求等のソフトウェア的な要因によっても発生される。

【0031】I/Oゲートアレイ12には、SMI要因レジスタ121が設けられている。このSMI要因レジスタ121は、どのデバイスからの要因によってSMI信号が発生されたかを示すためのものであり、図2のように8ビットレジスタから構成されている。例えば、電源コントローラ(PSC)31からの要求によってSMI信号が発生された時、SMI要因レジスタ121のビット7(B7)は“1”にセットされる。

【0032】メインメモリ13は、例えば、標準で4Mバイトの記憶容量を有しており、ここには、オペレーティングシステム、処理対象のアプリケーションプログラム、およびアプリケーションプログラムによって作成されたユーザデータ等が格納される。オペレーティングシステムは、ペン入力をサポートするI/Oシステムを含

むものであり、CPU11のプロジェクトモードで動作するように構成されている。また、このオペレーティングシステムには、電力管理のためのAPM(Advanced Power Management)ドライバが搭載されている。このAPMドライバはBIOSと共同して電力管理を実現するためのインターフェースであり、システムサービスに関するBIOS(INT 15h)を呼び出すための従来の機能を拡張したものである。

【0033】SM-RAM14はシステムのパワー管理機能を実現するために設けられたものであり、32Kバイトの記憶容量を持つ。このSM-RAM14は、メインメモリ13のアドレス60000Hから67FFFHまでのアドレス空間にマッピングされるオーバレイであり、SMI信号がCPU11に入力された時だけアクセス可能となる。システムがサスペンドモードに移行する時には、アプリケーションプログラムの再スタートに必要なシステムのステータス、つまりSMIが発生された時のCPU11のレジスタおよび各種周辺ハードウェアのステータスが、SM-RAM14にスタック形式でセーブされる。

【0034】また、SM-RAM14にはデバイスドライバ常駐領域が設けられており、このデバイスドライバ常駐領域にはBIOSによって提供されるサスペンド/リジューム機能を機能拡張するためのデバイスドライバが常駐されている。このSM-RAM14は、メインメモリ13の一部(空き領域)を利用して構成することができる。

【0035】増設メモリカード25は、コンピュータ本体に設けられた88ピンの専用カードスロットにオプション接続される。この増設メモリカード25は、専用のDRAMカードであり、2Mバイト、4Mバイト、8Mバイト、16Mバイト等の種類がある。

【0036】BIOS-ROM15は、前述のBIOS(Basic I/O System)を記憶するためのものであり、プログラム書き替えが可能なようにフラッシュメモリによって構成されている。BIOSは、リアルモードで動作するように構成されている。このBIOSには、電源投入時にメモリや各種ハードウェアデバイスのテストおよび初期設定するためのIRTL(Interrupt Request Level)と、オペレーティングシステムからの要求にしたがって各種ハードウェアデバイスを制御するための各種プログラムと、サスペンドSMIルーチンおよびリジュームSMIルーチン等を含むSMIサービスプログラムと、実行するSMIサービスルーチンを決定するためのSMIハンドラ等が含まれている。

【0037】SMIハンドラは、SMIが発生した時に最初に起動されるBIOS内のプログラムであり、これによって、SMIの発生要因のチェックや、その発生要因に対応したSMIサービスルーチンの呼び出しが実行される。

【0038】リアルタイムクロック(RTC) 16は、独自の動作用電池を持つ時計モジュールであり、その電池から常時電源が供給されるCMOS構成のスタティックRAM(以下、CMOSメモリと称する) を有している。このCMOSメモリは、システム構成を示すセットアップ情報の格納等に利用される。また、CMOSメモリには、SMI要因フラグレジスタ161が設けられている。このSMI要因フラグレジスタ161には、SMIハンドラによるSMI要因チェックの結果を示すフラグ等がセットされる。SMI要因フラグレジスタ161の内容の一例を図3に示す。

【0039】図示のように、SMI要因フラグレジスタ161は8ビットレジスタから構成され、ビット3～ビット0(B3～B0) の4ビットの値は、SMI要因を示す。例えば、“0000”はSMIは発生していないことを示し、“0001”は電源スイッチ311のオフによるサスペンドSMIが発生したことを示し、“1001”は電源スイッチ311のオンによるリジュームSMIが発生したことを示す。

【0040】スーパーインテグレーション(SI) 26は、電源コントローラ(PSC) 31、RS232Cコネクタ34と接続され、これらとの間でシリアルデータによる通信制御を行なう一方、フロッピーディスクコネクタ(FDDコネクタ) 32、プリンタ/フロッピーディスクコネクタ(PRT/FDDコネクタ) 33、ハードディスクドライブ(HDD) 35及びタブレットコントローラ26と接続され、それぞれとの間でパラレルデータによる通信制御を行なう。

【0041】また、スーパーインテグレーション(SI) 26には、ステータスレジスタ261が設けられている。このステータスレジスタ261は、電源コントローラ(PSC) 31の状態を示すためのものであり、図4に示されているように、8ビットレジスタから構成されている。

【0042】このステータスレジスタ261のビット7(B7) は、ローバッテリ状態の有無を示すものであり、ローバッテリ状態の時は“1”、ローバッテリ状態でない時は“0”にセットされる。ビット6(B6) は、ACアダプタ313の接続の有無を示すものであり、ACアダプタが接続されている時は“1”、接続されてない時は“0”にセットされる。ビット5(B5) は、電源スイッチ311のオン/オフを示すものであり、オフされた時は“1”、オンされた時は“0”にセットされる。

【0043】電源コントローラ(PSC) 31は、CPU21からの指示に応じて各ユニットへの電源供給を制御するためのものであり、CPU21との通信は、スーパーインテグレーション(SI) 26内のコマンドレジスタを介して実行される。この電源コントローラ(PSC) 31は、電源スイッチ311のオフ操作を検出した

時、SMI発生要求信号をI/Oゲートアレイ12に供給すると共に、ステータスレジスタ261のビット5を“0”にセットする。また、電源コントローラ(PSC) 31は、ローバッテリを検出した際には、SMI発生要求信号をI/Oゲートアレイ12に供給すると共に、ステータスレジスタ261のビット7を“1”にセットする。

【0044】さらに、電源コントローラ(PSC) 31は、システムがパワーオフの状態においてもバックアップ電源BKを発生し、それをメインメモリ13、SRAM14、画像メモリ(VRAM) 38に供給する。

【0045】フロッピーディスクコネクタ32はフロッピーディスクドライブ(第1FDD) 42をオプション接続するときに用いるコネクタであり、プリンタ/フロッピーディスクコネクタ33はプリンタあるいはフロッピーディスク装置(第2FDD) 43をオプション接続するときに用いるコネクタである。

【0046】タブレットコントローラ36は、透明タブレット37を介してスタイルスペンによって入力される座標点を検出し、それをスーパーインテグレーション26、システムバス2Bを介してI/Oゲートアレイ12へ送出する。

【0047】液晶コントローラ27は、液晶表示パネル39の表示制御を行なうものであり、システムバス2を介してCPU11から送られてくる表示データを画像メモリ(VRAM) 38に展開し、それを液晶表示パネル39に表示する。液晶表示パネル39は、例えば縦640ドット×横480ドットのドットマトリックスで構成される透過型のものであり、例えば蛍光表示管(以下「FL」と略称する) を用いたバックライト40がその背面側に配置されている。

【0048】ICカードコントローラ28、29は、68ピンのPCMCIA(PersonalComputer Memory Card International Association) カード44、45のリード/ライト制御を行なう。キーボードコントローラ30は、オプション接続されるキーボード46のキー入力制御を行なう。次に、図5を参照して、電源スイッチ311がオフされてからBIOSのサスペンドSMIルーチンがコールされるまでの動作の流れを説明する。

【0049】電源スイッチ311がオペレータによってオフされた時、電源コントローラ31は、それをCPU11に通知するために、スーパーインテグレーション(SI) 26のステータスレジスタ261のビット5を“1”にセットすると共に、I/Oゲートアレイ12にSMI要求信号を供給する。I/Oゲートアレイ12は、電源コントローラ31からのSMI要求信号に応答して、SMI要因レジスタ121のビット7を“1”にセットすると共に、CPU11のSMIビンにローレベルのSMI信号を供給する。

11

【0050】CPU11のSMIピンにローレベルのSMI信号が入力されると、CPU11は、まず、SM-RAM14をメインメモリ13のアドレス60000(H)から67FFF(H)までの32Kバイトにマッピングする(ステップS11)。これにより、パンクの切り替えがなされ、メインメモリ13のアドレス60000Hから67FFFHはアクセス不能となり、代わりにSM-RAM14がアクセス可能となる。

【0051】SM-RAM14のメモリマップは、図6に示されている通りである。すなわち、SM-RAM14には、CPUステート格納エリア、ハードウェアステート格納エリア、SMI用デバイスドライバ領域141、SMIハンドラ作業エリアが設けられており、またBIOS-ROM15のSMIハンドラを割り込み先として指定するジャンプコード(JMP)がセットされている。

【0052】次いで、CPU11は、SMI信号が入力された時のCPU11の各種レジスタの内容(CPUステート)をSM-RAM14のCPUステート格納エリアにスタック形式でセーブする(ステップS12)。もし、オペレーティングシステムが動作中にSMI信号が入力されたならば、プロテクトモードのCPUステートがSM-RAM14にセーブされることになる。そして、CPU11は、そのCPUの動作モードをリアルモードに変更して、SM-RAM14の予めきめられたアドレスにセットされているジャンプコード(JMP)をフェッチする(ステップS13)。ここまでステップS11～S13の処理は、CPU11のマイクロプログラムによって実行されるものである。

【0053】次いで、CPU11は、ジャンプコードで指定されるBIOS-ROM15のSMIハンドラを実行する(ステップS14)。SMIハンドラは、どのような要因でSMIが発生されたかを決定するために、まず、SMI発生要因をチェックする(ステップS15)。

【0054】この処理では、SMI要因レジスタ121の内容とステータスレジスタ261の内容がチェックされる。電源スイッチ311のオフによるSMIであれば、前述したようにSMI要因レジスタ121のビット7、ステータスレジスタ261のビット5が共に“1”にセットされる。この場合、SMIハンドラは、電源スイッチ311のオフによるSMIであると決定し、そのSMIに対応するBIOS内のSMIサービスルーチン、つまりサスPENDSMIルーチンの実行をリクエストする(ステップS16)。これらステップS14～S16の処理は、SMIハンドラによって実行されるものである。次に、図7を参照して、SM-RAM14に設けられているSMI用デバイスドライバ領域141の具体的な構造を説明する。

【0055】図7に示されているように、SMI用デバ

12

イスドライバ領域141は、デバイスドライバアドレステーブル領域141a、デバイスドライバ常駐領域141b、予約領域141cから構成されている。デバイスドライバアドレステーブル領域141aには、各デバイスドライバそれに対応するアドレス情報が格納されている。このアドレス情報は、デバイスドライバ常駐領域141bにおける各デバイスドライバの格納位置を示すポインタとして利用される。デバイスドライバ常駐領域141bには、BIOSのサスPEND/リジューム処理をそれぞれ機能拡張するためのサスPEND用デバイスドライバ、リジューム用デバイスドライバを初め、SMI割り込み時に利用される電力管理のための他の複数のデバイスドライバ等が常駐される。予約領域141cは、将来的に別のSMIハンドラを設ける必要が生じた時にその常駐用として確保されている領域である。

【0056】図8には、デバイスドライバアドレステーブル領域141の具体例が示されている。ここでは、サスPEND用デバイスドライバとリジューム用デバイスドライバの2つのデバイスドライバがデバイスドライバ常駐領域141bに格納されている場合を想定する。

【0057】デバイスドライバアドレステーブル領域141aには、サスPEND用デバイスドライバとリジューム用デバイスドライバの2つのデバイスドライバに対応する2つのアドレス情報が格納される。各アドレス情報は、オフセットアドレスとセグメントアドレスから構成されている。

【0058】すなわち、図8において、サスPEND用起動オフセットアドレスおよびセグメントアドレスはサスPEND用デバイスドライバに対応するアドレス情報であり、また、リジューム用起動オフセットアドレスおよびセグメントアドレスはリジューム用デバイスドライバに対応するアドレス情報である。このように各アドレス情報がオフセットアドレスとセグメントアドレスによって構成されているのは、デバイスドライバを呼び出すBIOSはCPU11のリアルモードで動作するように構成されており、そのリアルモードにおけるアドレッシングはオフセットアドレスとセグメントアドレスを利用していているからである。また、セグメントアドレスの利用によって、SM-RAM14のアドレス空間以外のメインメモリ13上の別のセグメントをアクセスすることも可能となる。したがって、メインメモリ13上にさらに別のデバイスドライバを追加しておき、それをBIOSのSMIルーチンがコールすることも可能である。

【0059】尚、サスPEND用起動オフセットアドレスおよびセグメントアドレスが共に0000(h)の場合は、サスPEND用デバイスドライバが設定されてないことを示す。同様に、サスPEND用起動オフセットアドレスおよびセグメントアドレスが共に0000(h)の場合は、サスPEND用デバイスドライバが設定されてないことを示す。

13

【0060】さらに、このデバイスドライバアドレステーブル領域141aには、アドレステーブル有効／無効フラグが設定される。このアドレステーブル有効／無効フラグはデバイスドライバアドレステーブル領域141aのアドレス情報が有効か否かを示すものであり、フラグ「AA55h」は有効を示し、それ以外は無効を示す。フラグが有効を示している時のみ、以下のアドレス情報が意味を持つ。無効を示している時は、SMI用デバイスドライバ領域141はBIOSのサスペンド／リジューム処理の機能拡張以外の別の目的で使用されることを意味し、この場合には以下のアドレス情報は意味を持たない。

【0061】次に、図9を参照して、BIOSのサスペンドSMIルーチンによって実行される動作を説明する。ここでは、デバイスドライバアドレステーブル領域141aのアドレス情報が有効な場合を例にとって説明する。

【0062】デバイスドライバアドレステーブル領域141aにサスペンド用起動オフセットアドレスおよびセグメントアドレスが設定されている場合は、サスペンドSMIルーチンは、サスペンド処理に先だって、サスペンド用デバイスドライバを呼び出す。この呼び出しは、デバイスドライバアドレステーブル領域141aからリードしたサスペンド用起動オフセットアドレスおよびセグメントアドレスから得られるサスペンド用デバイスドライバに対応したアドレスをコール(FARCALL)することによって行なわれる。この時、CPU11のレジスタ内容は変化されない。

【0063】これによって、サスペンド用デバイスドライバが起動され、拡張サスペンド処理が実行される(ステップS31)。この拡張サスペンド処理では、BIOSのサスペンドルーチンではサポートされてない例えはメモリカード25やICカード44等のオプションデバイスについてのデータセーブが実行される。このデータセーブでは、メモリカード25のユーザデータやそのコントローラのステータス等がハードディスクドライブ(HDD)35にセーブされる。また、メモリカード25には内蔵電池を持ちバックアップ機能を有するものもあるが、この場合には、ステータスだけがセーブされる。ステータスについてはセーブに必要となる記憶空間は僅かであるので、SM-RAM14にセーブすることも可能である。

【0064】拡張サスペンド処理が実行終了すると、再びBIOSのサスペンドSMIルーチンに制御が移行する。そして、サスペンドSMIルーチンは、サスペンド処理を実行する(ステップS21)。このサスペンド処理では、CPUステートおよびハードウェアステートがSM-RAM14にセーブされる。この時、セーブされるCPUステートは、リアルモードにおけるCPUのレジスタの値である。次いで、サスペンドSMIルーチン

14

は、I/Oゲートアレイ12、システムバス2、およびスーパーインテグレーション(SI)26を介して、電源コントローラ(PSC)31にパワーオフコマンドを供給する(ステップS22)。これにより、システムはサスペンドモードに設定され、バックアップ電源BKが供給されるメインメモリ13、SM-RAM14、および画像メモリ(VRAM)38以外は、システム内のほとんどのデバイスがパワーオフされた状態になる。

【0065】また、デバイスドライバアドレステーブル領域141aのアドレス情報が有効でない場合には、拡張サスペンド処理(ステップS31)は実行されず、サスペンドSMIルーチンのサスペンド処理(ステップS21)だけが起動されることになる。

【0066】次に、図10および図11を参照して、電源スイッチ311がオンされてからBIOSのリジュームSMIルーチンが起動されるまでの動作の流れを説明する。

【0067】電源スイッチ311がオペレータによってオンされた時、電源コントローラ31は、まず、システムをパワーオンした後、電源スイッチ311がオンされたことをCPU11に通知するために、スーパーインテグレーション(SI)26のステータスレジスタ261のビット5を“0”にセットすると共に、I/Oゲートアレイ12にリセット要求信号を供給する。I/Oゲートアレイ12は、電源コントローラ31からのリセット要求信号に応答して、CPU11にリセット信号を供給する。

【0068】CPU11にリセット信号が入力されると、CPU11は自動的にリアルモードに設定される。30そして、システムをスタートアップされるためのBIOSのIRT(Initial Reliability Test)ルーチンが実行される。

【0069】BIOSのIRTルーチンは、まず、リアルタイムクロック RTC 16 の CMOS メモリに設定されているシステムセットアップ情報を参照して、ユーザによってリジュームモードとブートモードのどちらのモードが指定されているかを判断する(ステップS41)。

【0070】ブートモードならば、IRTルーチンは、40 メモリテストおよびハードウェアテストを行なった後、CMOS メモリに設定されているシステムセットアップ情報をしたがってハードウェアを初期設定し、次いでオペレーティングシステムをメインメモリ13にブートロードし、CPU11をプロテクトモードに変更する(ステップS42)。

【0071】一方、リジュームモードであれば、IRTルーチンは、CPU11の所定の内部レジスタの値を“1”に設定すると共に、I/Oゲートアレイ12の所定のレジスタの値を“1”にセットすることによってソフトウェアSMIを発行する(ステップS43)。この

ソフトウェアSMIにおいても、I/Oゲートアレイ12からCPU11にSMI割り込み信号が供給される。

【0072】SMI信号が発行されると、CPU11は、まず、SM-RAM14をメインメモリ13のアドレス60000Hから67FFFHまでの32Kバイトにマッピングし（ステップS51）、SM-RAM14の予めきめられたアドレスにセットされているジャンプコード（JMP）をフェッチする。

【0073】次いで、CPU11は、ジャンプコードで指定されるBIOS-ROM15のSMIハンドラを実行する（ステップS52）。SMIハンドラは、どのような要因でSMIが発生されたかを決定するために、まず、SMI発生要因をチェックする（ステップS53）。

【0074】この処理では、SMI要因レジスタ121の内容とステータスレジスタ261の内容がチェックされる。電源スイッチ311のオフによるSMIであれば、前述したようにSMI要因レジスタ121のビット7が“1”、ステータスレジスタ261のビット5が“0”にセットされる。この場合、SMIハンドラは、電源スイッチ311のオンによるSMIであると決定し、そのSMIに対応するBIOSの所定のSMIサービスルーチン、つまりレジュームSMIルーチンの実行をリクエストする（ステップS54）。次に、図12を参照して、BIOSのレジュームSMIルーチンによって実行される動作を説明する。

【0075】レジュームSMIルーチンは、まず、リアルタイムクロック（RTC）16のSMI要因フラグレジスタ161に、電源スイッチ311のオンによるサスベンドSMIが発生したことを示すサスベンドSMIフラグをセットする。この時、SMI要因フラグレジスタ161の下位4ビットB3, B2, B1, B0は1, 0, 0, 1にセットされる。

【0076】次いで、レジュームSMIルーチンは、サスベンドSMIルーチンでSM-RAM14にセーブしたCPUステートおよびハードウェアステートをリストアする（ステップS61）。この後、レジュームSMIルーチンは、デバイスドライバアドレステーブル領域141aにレジュー用起動オフセットアドレスおよびセグメントアドレスが設定されていれば、レジューム処理の終了に先だって、レジューム用デバイスドライバを呼び出す。この呼び出しは、デバイスドライバアドレステーブル領域141aからリードしたレジューム用起動オフセットアドレスおよびセグメントアドレスから得られるレジューム用デバイスドライバに対応したアドレスをコール（FAR CALL）することによって行なわれる。この時、CPU11のレジスタ内容は変化されない。

【0077】これによって、レジューム用デバイスドライバが起動され、拡張レジューム処理が実行される（ス

テップS71）。この拡張レジュー処理では、ハードディスクドライブ（HDD）35にセーブされている例えはメモリカード25等のオプションデバイスのデータがリストアされる。

【0078】拡張レジューム処理が実行終了すると、再びBIOSのレジュームSMIルーチンに制御が移行する。そして、レジュームSMIルーチンは、所定のリターン命令を実行してオペレーティングシステムに制御を戻す。

【0079】以上のように、この実施例においては、システムステータスのセーブに利用されるSM-RAM14内に拡張サスペンド／レジューム処理のためのデバイスドライバが格納されており、BIOSによってサポートされてないオプションデバイスのサスペンド／レジューム処理がそのデバイスドライバによって実現される。

【0080】この場合、SM-RAM14は所定のアドレス空間をメインメモリ13と共有しており、SMI信号が入力された際にのみアクセス可能となるオーバーレイメモリである。このため、拡張サスペンド／レジューム処理のためのデバイスドライバを組み込んでも、それによって必要なメモリ空間が増大されることはない。したがって、サスペンド／レジューム機能の機能拡張をメモリ資源を有効利用した状態で実現できるようになり、より効率の良い電力制御を行なうことができる。

【0081】尚、ここでは、電源スイッチ311のオフによってシステムがサスペンドモードに設定される場合について説明したが、電源スイッチ311のオフのみならず、ローバッテリ状態が電源コントローラ31によって検出された時にも、それによってシステムはサスペンドモードに設定される。この場合のサスペンド処理も電源スイッチ311のオフによって実行されるもの同一であり、オプションデバイスのための拡張サスペンド処理と、BIOSによる通常のサスペンド処理が共同して実行される。

【0082】また、SM-RAM14内に格納するデバイスドライバとしては、前述のような電力制御のためのもののみならず、プリンタ、マウス、キーボード等の各種周辺機器の制御のためのデバイスドライバを組み込むことができる。このようにすれば、SMIによって周辺機器の制御処理を起動できるようになり、実行中のアプリケーションプログラムに影響を与えることなく、迅速な周辺機器制御が可能となる。次に、この発明の第2実施例を説明する。

【0083】この第2実施例は、オペレーティングシステムのAPMドライバとBIOSとの間のインターフェース用ドライバをSM-RAM14に格納しておき、そのインターフェース用ドライバを利用してシステムの電力管理を実現するものである。まず、図13を参照して、APMドライバを利用した電力管理の原理を説明する。

【0084】APMドライバを利用した電力管理は、オペレーティングシステムのAPMドライバ(APM-S)と、BIOSのAPM-SMIルーチンと、SM-RAM14に格納されるAPMインターフェース用のデバイスドライバ(APM-M)とによって実現される。

【0085】オペレーティングシステムのAPMドライバ(APM-S)は、従来のシステムサービスに関するBIOS(INT 15h)を呼び出すための機能を拡張したものである。このようなAPMドライバ(APM-S)を使用したシステムでは、次のような電力管理が実行される。

【0086】例えば、アプリケーションプログラムがキー入力待ち等の状態にあるとき、APMドライバ(APM-S)は、BIOSに対して「キー入力待ち」というアイドルステートを通知する。これによって、BIOSの電力管理機能が起動され、各種ハードウェアに対する電力制御が実行される。また、APMドライバ(APM-S)は、システムのアイドルステートとは関係なく定期的にBIOSの電力制御機能を呼び出して、BIOSが電力制御処理を要求しているか否かをチェックする。要求している場合には、APMドライバ(APM-S)はアプリケーションプログラムやシステム内の各種デバイスドライバ等にそれを通知し、電力制御処理の実行可否のチェックを行なう。実行可であれば、BIOSにその旨が通知されて電力制御処理が行なわれる。APMドライバ(APM-S)と連動して実行されるBIOSの電力制御処理は、APM-SMIルーチンによって実行される。

【0087】このBIOSのAPM-SMIルーチンとAPMドライバ(APM-S)との間の通信は、APMインターフェース用のデバイスドライバ(APM-M)を介して行なわれる。すなわち、BIOSは、APMインターフェース用のデバイスドライバ(APM-M)を呼び出すことにより、APMドライバ(APM-S)からの要求の受信や、APMドライバ(APM-S)への通知を行なう。

【0088】尚、この実施例におけるオペレーティングシステム内のAPMドライバ(APM-S)は、例えば、米マイクロソフト社により開発されたMS-WIN DOWS3.1に搭載されているAPMドライバと同等のものである。また、デバイスドライバ(APM-M)は、APMドライバ(APM-S)インストール時にインストールされる。

【0089】図14には、APMインターフェース用デバイスドライバ(APM-M)をSM-RAM14のデバイスドライバ常駐領域141bに格納した際のデバイスドライバアドレステーブル領域141の具体例が示されている。

【0090】APMインターフェース用デバイスドライバ(APM-M)は、APM-SMI前処理部とAPM

-SMI後処理部とから構成される。この場合、デバイスドライバアドレステーブル領域141の予約領域には、APM-SMI前処理部とAPM-SMI後処理部に対応する2つのアドレス情報が格納される。各アドレス情報は、オフセットアドレスとセグメントアドレスから構成されている。

【0091】すなわち、図14において、APM-SMI前処理用起動オフセットアドレスおよびセグメントアドレスは、APM-SMI前処理部に対応するアドレス情報であり、また、APM-SMI後処理用起動オフセットアドレスおよびセグメントアドレスは、APM-SMI後処理部に対応するアドレス情報である。

【0092】このように、APMインターフェース用デバイスドライバ(APM-M)をSM-RAM14に格納した場合には、それに対応するアドレス情報がデバイスドライバアドレステーブル領域141に追加されることになる。

【0093】次に、図15を参照して、APM-SMIルーチンの具体的な動作を説明する。ここでは、オペレーティングシステムのAPMドライバ(APM-S)からの要求によって、BIOSのAPM-SMIルーチンが起動される場合を想定する。

【0094】APMドライバ(APM-S)は、カーネルからのアイドル通知を種々のインターフェース(IN T15hインターフェース、16ビットインターフェース、32ビットインターフェース)を介して受けとると(ステップS81～S83)、BIOSのAPM-SMIルーチンを起動する(ステップS84)。このAPM-SMIルーチンの起動処理では、CMOSメモリの所定レジスタにAPM-SMI要求の発生を示すフラグがセットされると共に、ソフトウェアSMIが発行される。BIOSのSMIハンドラは、ソフトウェアSMIがAPM-SMI要求の発生を示すものであることを知ると、APM-SMIルーチンを起動する。

【0095】デバイスドライバアドレステーブル領域141aにアドレス情報がセットされている場合には、APM-SMIルーチンは、APM-SMIの前処理呼び出し、APM対応処理、APM-SMIの後処理呼び出しを行なう(ステップS91、S92、S93)。

【0096】APM-SMIの前処理呼び出しは、デバイスドライバアドレステーブル領域141aからリードしたAPM-SMI前処理用起動オフセットアドレスおよびセグメントアドレスから得られるアドレスをコール(FAR CALL)することによって行なわれる。

【0097】この呼び出しによってAPM-SMI前処理部が実行され、そのAPM-SMI前処理部からBIOSのAPM-SMIルーチンに対して各種ステータスの通知が行なわれる(ステップS95)。APM-SMIルーチンは、そのステータス通知によって知らされたAPMドライバ(APM-S)からの要求に従い、対応

する電力制御処理を実行する(ステップS)。

【0098】例えば、前処理呼び出しにて上位プログラムからのサスPEND要求の発生が知らされた場合には、APM-SMIルーチンは、ブートモード/レジュームモードに関わらず、サスPEND処理(システムステータスの退避)を実行する。この場合、APM-SMIの後処理呼び出しは行なわれない。

【0099】前処理呼び出しにてHDDレディ要求の発生が知らされた場合には、APM-SMIルーチンは、HDDモータをオン状態に設定し、その後、APM-SMIの後処理呼び出しを行なう。

【0100】前処理呼び出しにてHDDオフ要求の発生が知らされた場合には、APM-SMIルーチンは、HDDモータをオフ状態に設定し、その後、APM-SMIの後処理呼び出しを行なう。

【0101】前処理呼び出しにてディスプレイレディ要求の発生が知らされた場合には、APM-SMIルーチンは、液晶表示パネル39をオン状態に設定し(バックライトユニットの点灯等)、その後、APM-SMIの後処理呼び出しを行なう。

【0102】前処理呼び出しにてディスプレイオフ要求の発生が知らされた場合には、APM-SMIルーチンは、液晶表示パネル39をオフ状態に設定し(バックライトユニットの消灯等)、その後、APM-SMIの後処理呼び出しを行なう。

【0103】前処理呼び出しにてタブレットレディ要求の発生が知らされた場合には、APM-SMIルーチンは、タブレット37をオン状態に設定し(タブレット用電源オン)、その後、APM-SMIの後処理呼び出しを行なう。

【0104】前処理呼び出しにてタブレットオフ要求の発生が知らされた場合には、APM-SMIルーチンは、タブレット37をオフ状態に設定し(タブレット用電源オフ)、その後、APM-SMIの後処理呼び出しを行なう。

【0105】後処理呼び出しは、デバイスドライバアドレステーブル領域141aからリードしたAPM-SMI後処理用起動オフセットアドレスおよびセグメントアドレスから得られるアドレスをコール(FAR CALL)することによって行なわれる。

【0106】この呼び出しによってAPM-SMI後処理部が実行され、そのAPM-SMI後処理部によってAPMドライバ(APM-S)に終了ステータス等が返信される。この後、BIOSのAPM-SMIルーチンからAPMドライバ(APM-S)に処理が戻り、上位プログラムに復帰される(ステップS85, S86)。

【0107】以上のように、この第2実施例においては、BIOSとAPMドライバ(APM-S)との間のインターフェースのためのデバイスドライバ(APM-M)がSM-RAM14に登録されているので、メモリ

資源の有効利用と、高度な電力管理機能の実現を両立することが可能となる。

【0108】

【発明の効果】以上詳記したようにこの発明によれば、メインメモリにオーバーレイするメモリにデバイスドライバを格納することによってそのオーバーレイメモリを有効利用できるようになり、周辺機器制御や電力管理機能の拡張を効率良く実現することができる。

【図面の簡単な説明】

10 【図1】この発明の一実施例に係るポータブルコンピュータシステムのシステム構成を示すブロック図。

【図2】同実施例のコンピュータシステムに設けられたSMI要因レジスタの一例を示す図。

【図3】同実施例のコンピュータシステムに設けられたSMI要因フラグレジスタの一例を示す図。

【図4】同実施例のコンピュータシステムに設けられたステータスレジスタの一例を示す図。

【図5】同実施例のコンピュータシステムにおいてSMI割り込みが発生してからBIOSのサスPENDSMI

20 ルーチンがコールされるまでの動作を説明するための図。

【図6】同実施例のコンピュータシステムに設けられたSM-RAMのメモリマップの一例を示す図。

【図7】図6に示されているSM-RAMのSMI用デバイスドライバ領域の構成を示す図。

【図8】図7に示されているSMI用デバイスドライバ領域に設けられているデバイスドライバアドレステーブル領域の具体例を示す図。

30 【図9】同実施例のコンピュータシステムにおけるBIOSのサスPENDSMIルーチンを説明するフローチャート。

【図10】同実施例のコンピュータシステムにおけるBIOSのIRTLルーチンを説明するフローチャート。

【図11】同実施例のコンピュータシステムにおいてSMI割り込みが発生してからBIOSのレジュームSMIルーチンがコールされるまでの動作を説明するための図。

【図12】同実施例のコンピュータシステムにおけるBIOSのレジュームSMIルーチンを説明するフローチャート。

40 【図13】同実施例のコンピュータシステムにおけるAPMドライバを利用した電力管理動作を説明するフローチャート。

【図14】同実施例のコンピュータシステムにおいてSM-RAMにAPMドライバ対応のインターフェースドライバを組み込んだ場合のデバイスドライバアドレステーブル領域の具体例を示す図。

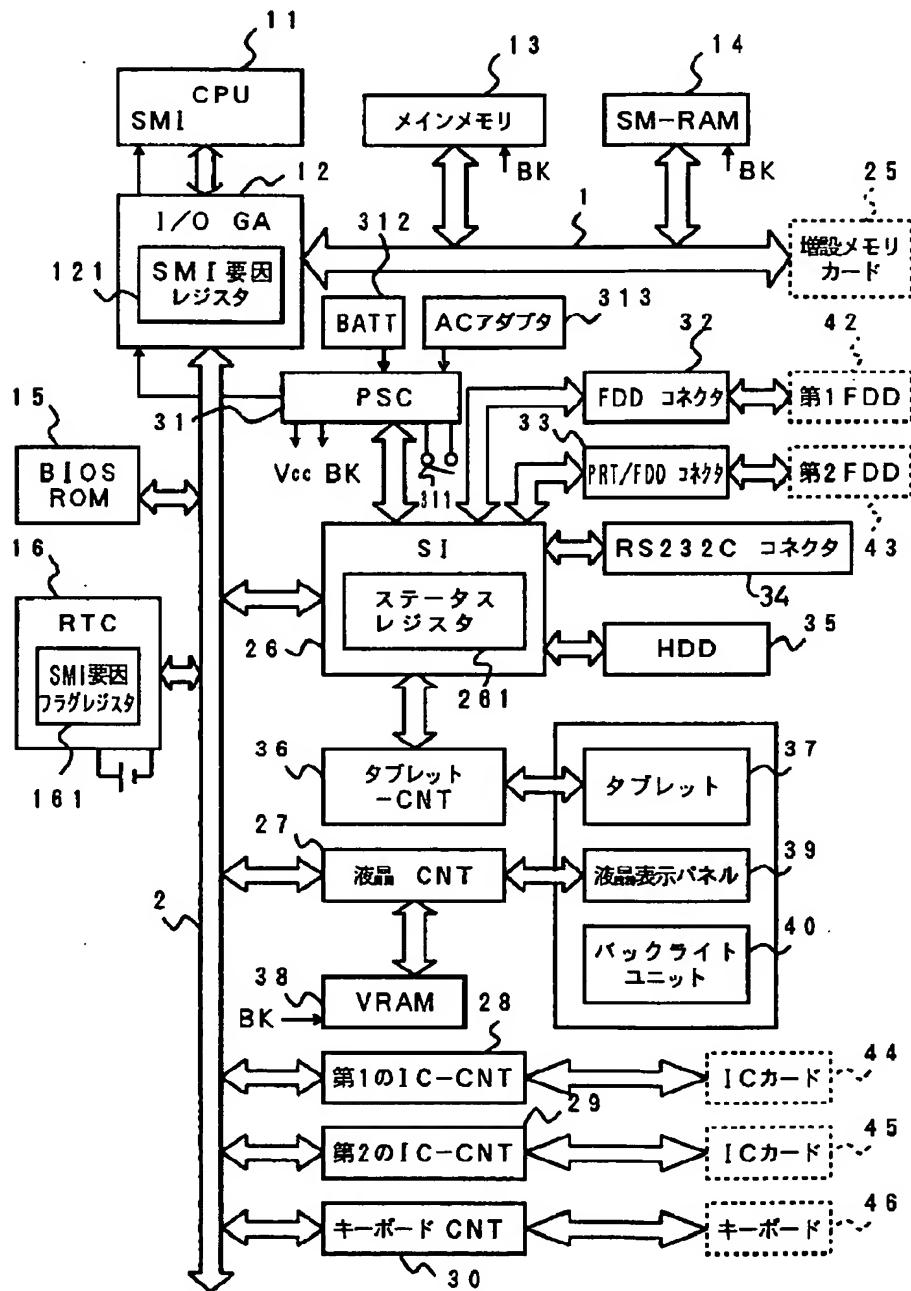
【図15】同実施例のコンピュータシステムにおけるAPMドライバを利用した具体的な電力管理処理の一例を説明するフローチャート。

【符号の説明】

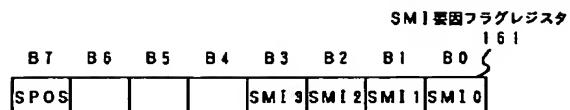
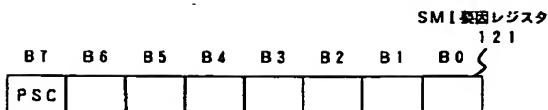
11…CPU、12…I/Oゲートアレイ、13…メインメモリ、14…SM-RAM、15…BIOS-ROM、16…リアルタイムクロック、31…電源コントロ*

*一ラ、141…SMI用デバイスドライバ領域、141a…デバイスドライバアドレステーブル領域、141b…デバイスドライバ常駐領域、141c…予約領域。

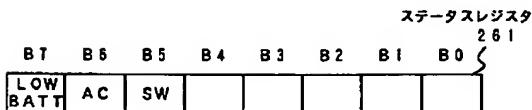
【図1】



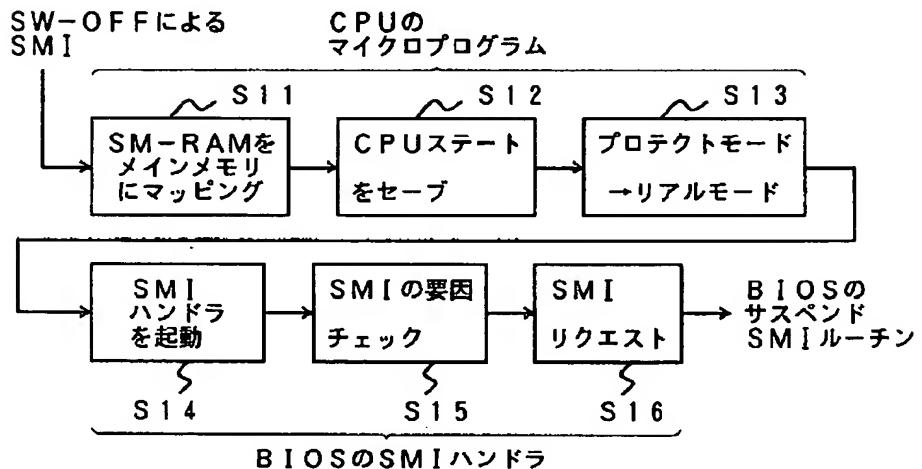
【図2】



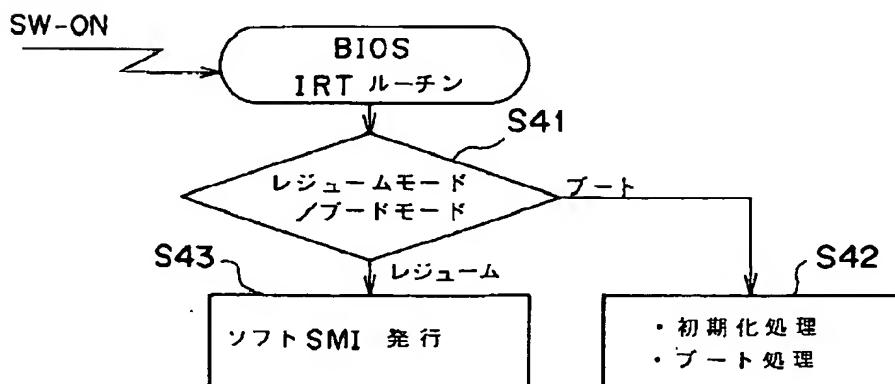
【図4】



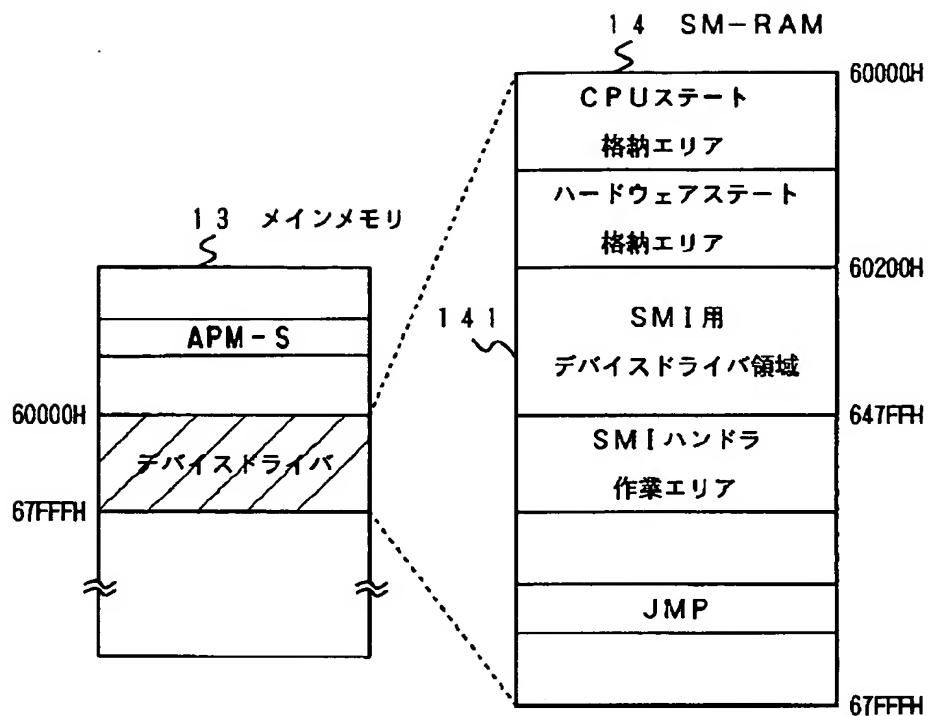
【図5】



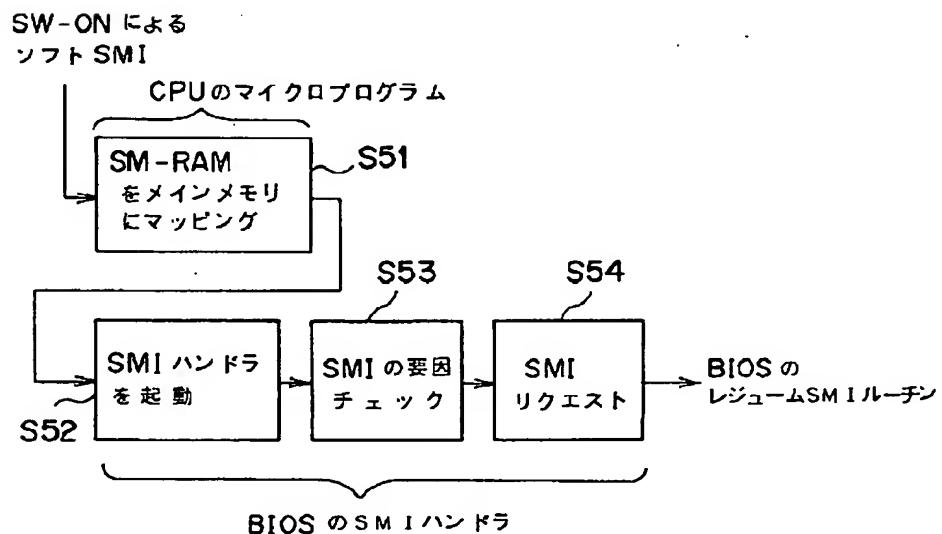
【図10】



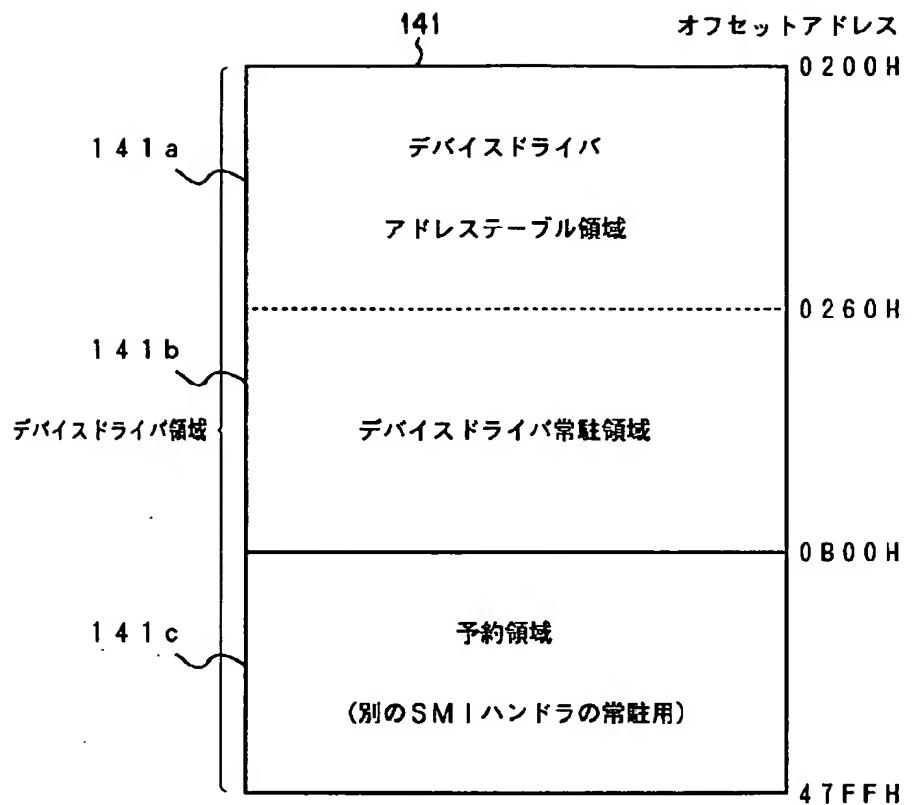
【図6】



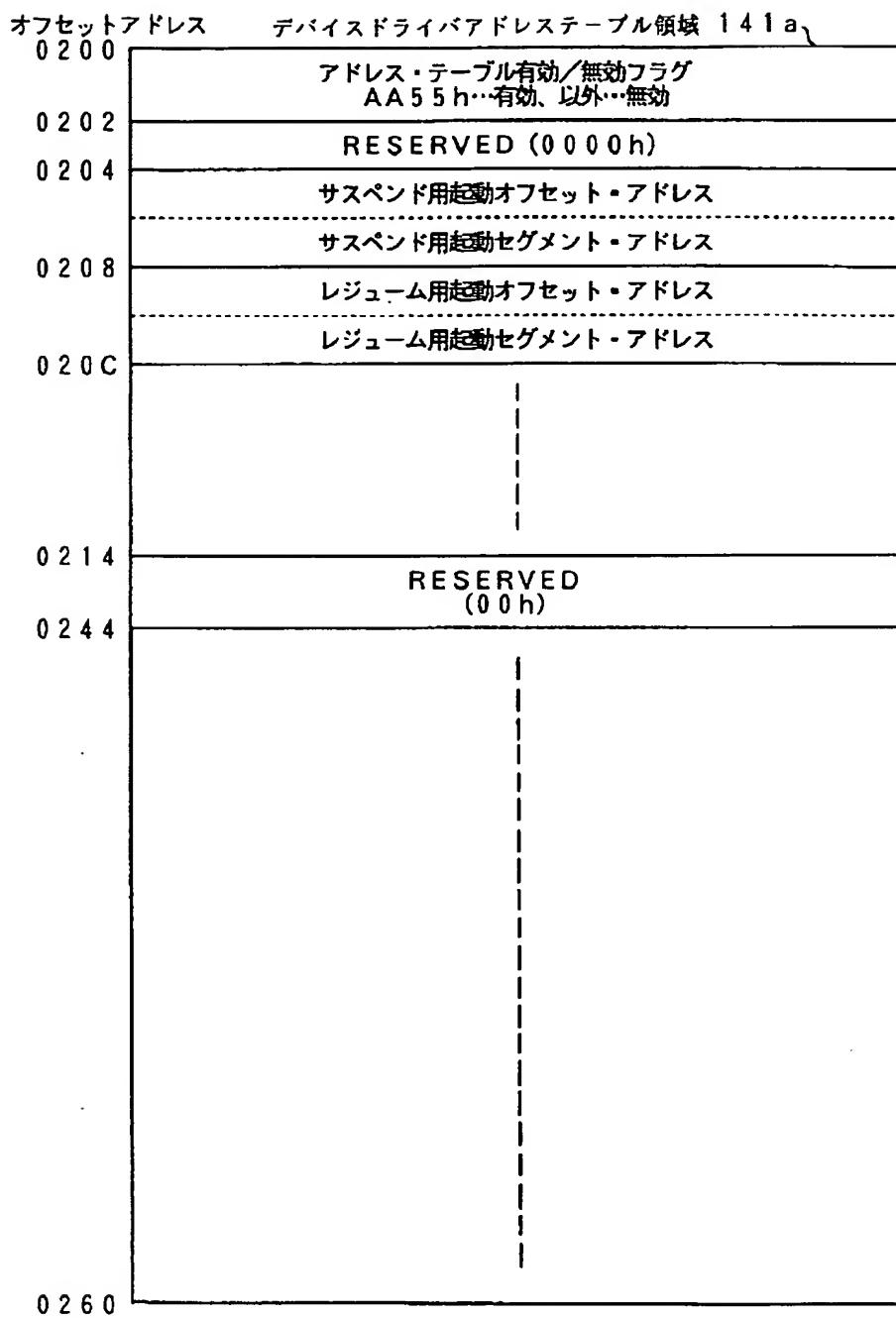
【図11】



【図7】

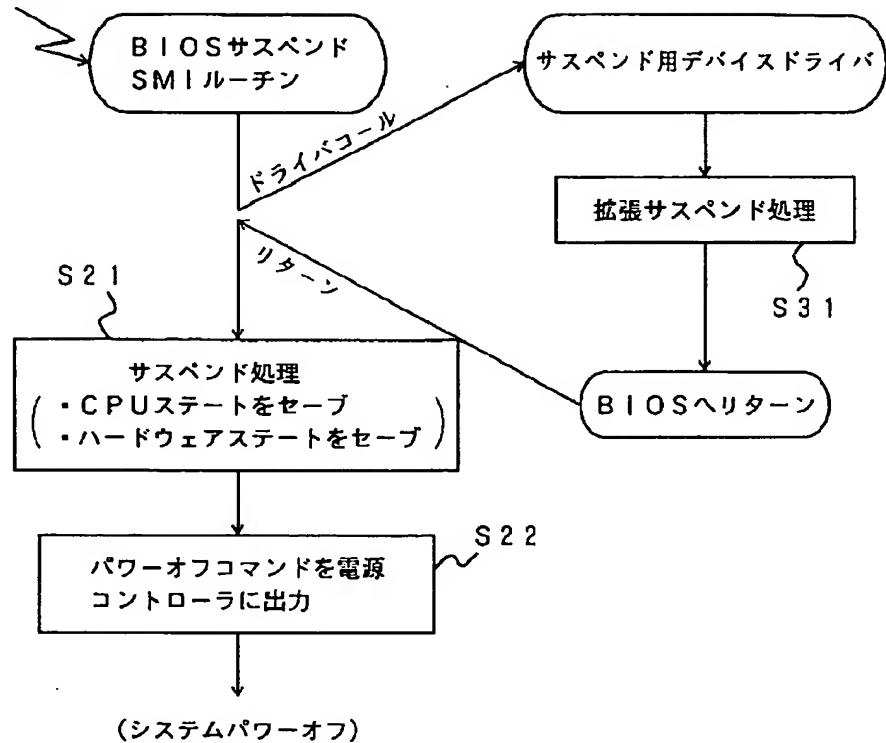


[図8]

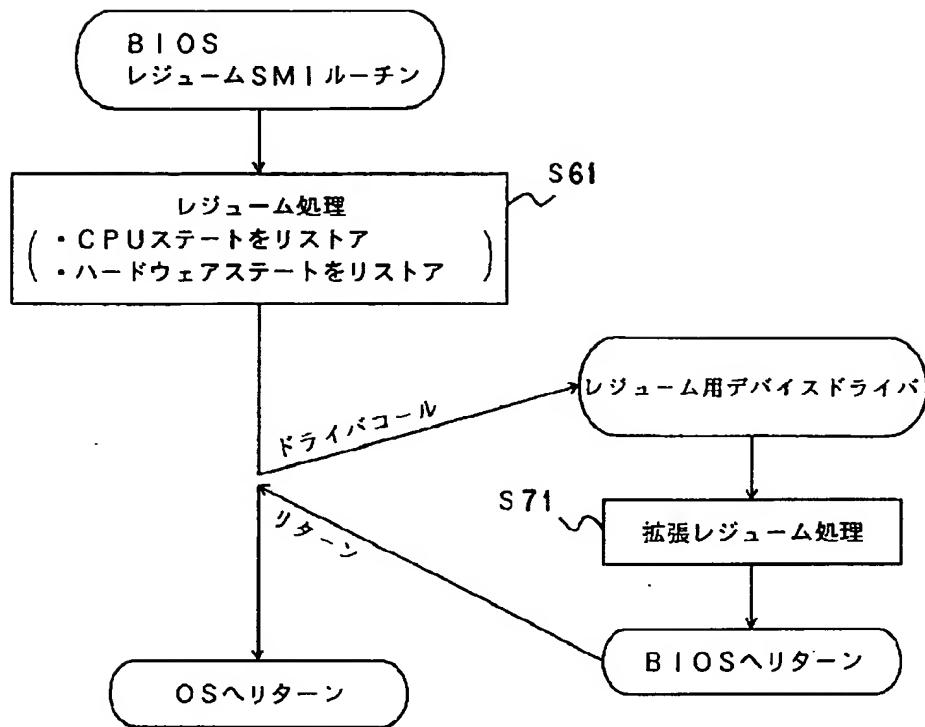


【図9】

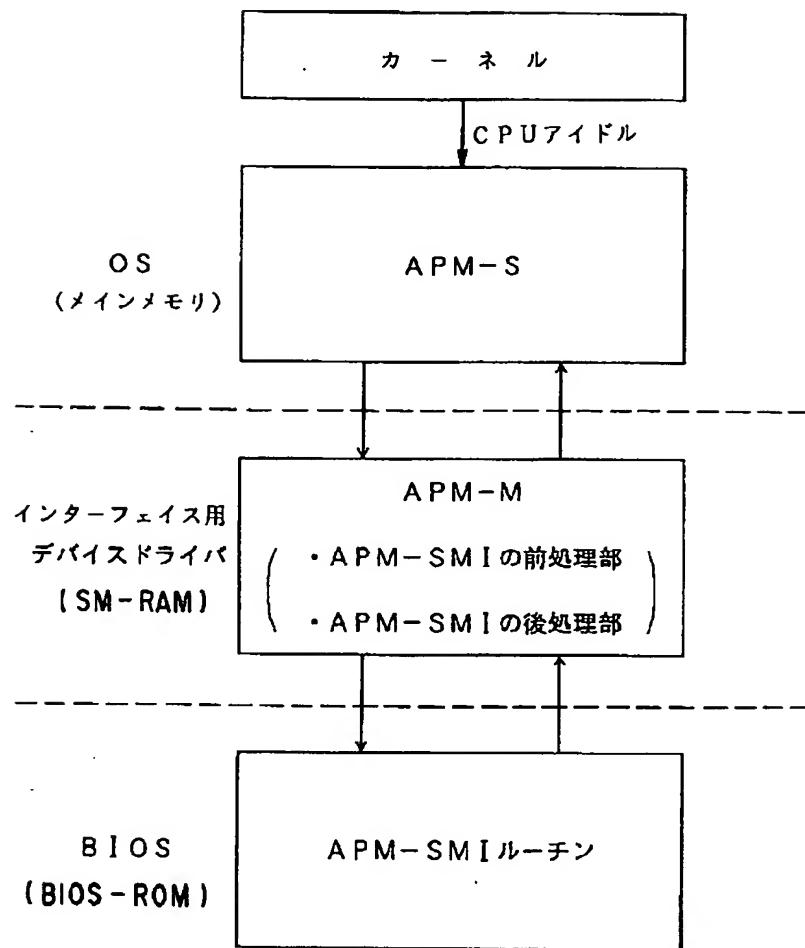
パワースイッチSW (OFF)
によるSMI



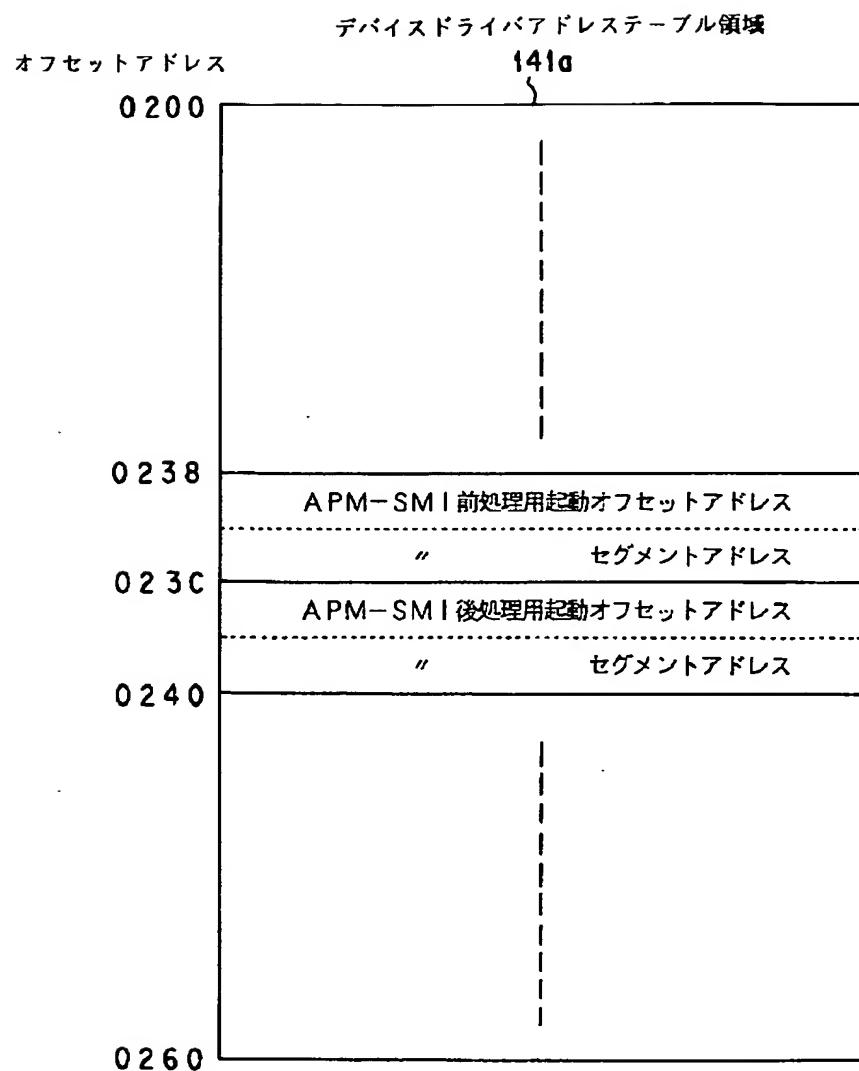
【図12】



【図13】



【図14】



【図15】

